

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-51011

(43) 公開日 平成9年(1997)2月18日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 0 1		H 0 1 L 21/60	3 0 1 D C I

審査請求 未請求 請求項の数 1 O L (全 5 頁)

(21) 出願番号 特願平7-204303

(22) 出願日 平成7年(1995)8月10日

(71) 出願人 000217332

田中電子工業株式会社

東京都中央区日本橋茅場町2丁目6番6号

(72) 発明者 花田 信一

東京都三鷹市下連雀8-5-1 田中電子
工業株式会社三鷹工場内

(72) 発明者 向山 光一郎

東京都三鷹市下連雀8-5-1 田中電子
工業株式会社三鷹工場内

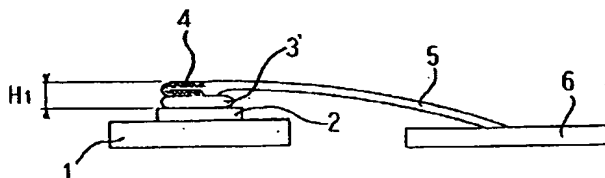
(74) 代理人 弁理士 早川 政名

(54) 【発明の名称】 半導体チップのワイヤボンディング方法

(57) 【要約】

【課題】 簡単な装置によって高速で量産出来るボールボンディングを採用し、且つ半導体装置の薄肉化、多ピン化に伴い長ループになっても樹脂モールドの際のワイヤ流れの抑制への対応として、ループ高さを低くしてループを形成することが出来る半導体チップのワイヤボンディング方法を提供する。

【解決手段】 ワイヤ先端に形成したボールを半導体チップ1上の電極2に圧着し（第1ボンディング）、次に前記ボール形成により生じた熱影響部4を含むワイヤ5の側面を圧着ボール3'の上に圧着し（第2ボンディング）、さらに該第2ボンディング点から離れた位置のワイヤ5側面を外部リード6上に圧着する（第3ボンディング）。



【特許請求の範囲】

【請求項1】 半導体チップと外部リードとをワイヤボンディングするに際して、ワイヤ先端にボールを形成し、該ボールを半導体チップ上の電極に圧着する第1ボンディングと、前記ボール形成により生じた熱影響部を含むワイヤの側面を圧着ボールの上に圧着する第2ボンディングと、該第2ボンディング点から離れた位置のワイヤ側面を外部リード上に圧着する第3ボンディングを含むことを特徴とする半導体チップのワイヤボンディング方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体チップと外部リードとをワイヤボンディングする方法に関し、詳しくは、半導体装置の薄肉化に適した低く配線することの出来るワイヤボンディング方法に関する。

【0002】

【従来の技術】半導体チップの電極と外部リードとを接続する方法として、一般には直径0.01~0.1mmの金属細線（ワイヤ）で接続するワイヤボンディング方法が用いられている。前記ワイヤボンディング方法は、半導体チップの電極に金属細線の先端を第1ボンディングをし、該金属細線をループ状に配線した後、外部リード上に第2ボンディングをするものである。この種のワイヤボンディング方法として、ワイヤ先端にボールを形成するボールボンディング方法が、簡単な装置によって量産出来る方法として現在広く採用されている。

【0003】図5（a）、（b）は従来のボールボンディング方法を説明する模式図である。（a）図は第1ボンディングの状態を、（b）図は第2ボンディング完了後の状態を各々示している。該方法は、先ずキャピラリー7の中心穴を通したワイヤ5の先端にボール3を形成する。次にキャピラリー7を下降させて、ボール3を半導体チップ1上の電極2に圧着して第1ボンディングを行う。次にキャピラリー7を移動してワイヤ5側面を外部リード6に圧着して第2ボンディングを行う。更にワイヤ5を第2ボンディング箇所まで切断してワイヤボンディングを完了する。この方法は高速ボンディングが可能である反面、ループ高さH₁が高くなるという欠点がある。この理由は、ボール形成時にワイヤ5のボール3直上部分に熱影響部4が生成し、該熱影響部4は屈曲させると作業が不安定になると共に、ワイヤ5の折損事故を生じ易いため、図5（b）に示す様に屈曲させることなく真っ直ぐに立ち上げ、熱影響を受けていない箇所まで屈曲させてループを形成する。このためループ高さはH₁となり所定の高さが生じて来る。

【0004】一方、最近の半導体装置の薄肉化への対応、及び、多ピン化に伴い長ループになっても樹脂モールドの際のワイヤ流れの抑制への対応として、ループ高さH₁を低くしてループを形成することが要求されてい

る。これに対応するため、高純度金に1から100重量ppm程度の微量元素を含有させて前記要求に対応している。例えば特開平2-219250号には、Y、Ca、Ce等の元素を含有させることが提案されている。しかしながら該方法は前記熱影響部4の高さを低くして前記要求に対応するものであるため、ループ高さH₁の低減にも限界がある。

【0005】また特開平4-255237号には図4に示す様に、ループ高さを低くしてループを形成する方法が提案されている。この方法によれば、先ず外部リード6にボール3を圧着して第1ボンディングを行い、次いで、第1ボンディング箇所から半導体チップ1寄り近傍の外部リード6上にワイヤ5の側面を圧着して第2ボンディングする。次に半導体チップ1の電極2にワイヤ5の側面を圧着して第3ボンディングする。更にワイヤ5を第3ボンディング箇所まで切断して配線を完了する方法である。しかしながら該方法には次の様な二つの欠点がある。

【0006】先ず、半導体チップ1の電極2にワイヤ5を圧着する方法が、ワイヤ5の側面を直接圧着する作業であるため、従来のボールを圧着する方法に比べて半導体チップ1の表面の絶縁皮膜等を破壊し易くなることが挙げられる。この理由は、キャピラリー7が半導体チップ1の表面近く迄下がりすぎることによるものである。即ち、従来は図5（a）に示す様に、キャピラリー7でワイヤ5直径の2.5倍程度の直径のボール3を圧着する方法であることに對して、該方法はワイヤ5側面を直接圧着する方法であるため、キャピラリー7が下に下がりすぎて前述の絶縁皮膜等を破壊するようになる。また、第2ボンディングにおいて、図4に示す様に、熱影響部4をほぼ平坦に屈曲させることは困難である。この理由は、熱影響部4の性質上屈曲性が悪く、ある程度の立ち上り部が出来てループ高さの低減にはやはり限界がある。

【0007】他方、ループ高さを低くしてループを形成する方法として、ボールボンディング方法とは異なったウェッジボンディング方法が従来から知られている。しかしながら該方法は一方向にしかボンディング出来ない方法であるため、多ピン化に対応するためには、装置が複雑になることに加えて、ボンディング速度が遅いという欠点を有している。

【0008】

【発明が解決しようとする課題】本発明は上述したような従来事情に鑑みて成されたもので、ICチップ等の半導体チップの電極と外部リードとをボンディングワイヤで配線する際、簡単な装置によって量産出来るボールボンディング方法を採用し、且つ最近の半導体装置の薄肉化への対応及び多ピン化に伴い長ループになっても樹脂モールドの際のワイヤ流れの抑制への対応として、ループ高さを低くしてループを形成することが出来る半導体

デップのワイヤボンディング方法を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明者等は鋭意検討を行った結果、ボール形成時に生成するワイヤの熱影響部を、第1ボンディングで形成された圧着ボールの上にキャピラリーにて圧着することにより、ボールボンディング方法においても極めて平坦なループ高さの低い配線を行うことが出来ることを見出し、本発明に至った。その要旨とするところは次の通りである。即ち本発明は、半導体チップと外部リードとをワイヤボンディングするに際して、ワイヤ先端にボールを形成し、該ボールを半導体チップ上の電極面に圧着する第1ボンディングと、前記ボール形成により生じた熱影響部を含むワイヤの側面を、第1ボンディングで形成された圧着ボールの上に圧着する第2ボンディングと、該第2ボンディング点から離れた位置のワイヤ側面を外部リード上に圧着する第3ボンディングを含むことを特徴とする半導体チップのワイヤボンディング方法である。前記ワイヤボンディングしたループ高さ（配線高さ）は30～150 μ mであることが好ましい。

【0010】

【発明の実施の形態】本発明に基づく半導体チップのワイヤボンディング方法を、本発明の模式図である図1～図3を参照して説明する。図1は第1ボンディングの状態を、図2は第2ボンディングの状態を、図3はワイヤボンディング完了時の状態をそれぞれ示している。本発明に使用するワイヤは、合金を含む金、銅等の通常用いられる直径10～100 μ mのワイヤが用いられる。以下、本発明ワイヤボンディング方法の概要について述べる。

【0011】〔第1ボンディング／図1〕先ず（a）図のように、キャピラリー7の中心穴を通したワイヤ5の先端を放電、溶融してボール3を形成する。この時、ワイヤ5付け根部分は熱の影響を受けて結晶粒が粗大化した領域が出来る。この領域を熱影響部4として表示している。前記熱影響部4は合金組成に対応して、80～240 μ m程度の長さである。このため従来のボンディング方法では前述の通り、ワイヤ5の折損事故を生じないよう図5（b）に示す様に熱影響部4を屈曲させることなく真っ直ぐ立ち上げて配線する。このためループ高さは、従来においては熱影響部4高さ+50 μ m程度と高くなることに対して、本発明においては後述の様に該熱影響部4を圧着してループ高さを低くするボンディング方法である。次に（b）図のように、キャピラリー7を下降させボール3を半導体チップ1上の電極2に圧着して第1ボンディングを行う。該圧着ボール3' 外径はワイヤ直径の6～7倍程度にすることが好ましい。

【0012】〔第2ボンディング／図2〕次いで、キャピラリー7を上昇させ、更に（a）図～（b）図のよう

にキャピラリー7を左右に操作した後その中心が圧着ボール3' の端部の上に来る様に外部リード6側に横移動し、キャピラリー7 出口側から突出するワイヤ長さが熱影響部4 長さ+ α μ mとして、その位置でキャピラリー7を下降させ、（c）図のようにワイヤ5側面を圧着ボール3' の上に圧着して第2ボンディングを行う。この時、前記熱影響部4はキャピラリー7によって二つ折りされて圧着ボール3' の上に圧着される。前記長さ α μ mとしては10～30 μ mの範囲とすることが好ましい。尚、本発明においては図1（b）に示す直立した熱影響部4を圧着ボール3' 上に圧着することが必要である。従って、熱影響部4の圧着状態は二つ折り以外の多重折りであっても良い。また、圧着された熱影響部4の一部は圧着ボール3' とキャピラリー7の底面からはみ出した状態であっても良い。

【0013】〔第3ボンディング／図3〕更にキャピラリー7を横移動し、リード6の所定の位置にワイヤ5の側面を圧着して第3ボンディングを行う。この際、ワイヤ5は熱影響部4が存在しないため低く配線することが出来る。更にワイヤ7を第3ボンディング箇所まで切断して配線を完了する。本発明においては通常の熱影響部4長さに左右されることなく、一定の低いループ高さH₁で配線出来る。本発明で云うループ高さH₁とは電極2上面からループ上端迄の高さである。

【0014】

【実施例】本発明に基づくより詳しい実施例を、図1～図3を参照して説明する。前述の通り、図1は第1ボンディングの状態を、図2は第2ボンディングの状態を、図3はワイヤボンディング完了時の状態をそれぞれ示している。先ずワイヤ5としては、5N（99.999wt%）の高純度金にCa20重量ppmを含有させた金合金インゴットに伸線加工を施した後アニールした直径25 μ mの金合金線を用意した。次いでキャピラリー7の中心穴を通した前記ワイヤ5の先端を、図示を省略した放電装置により加熱、溶融してボール3を形成した。この時、ワイヤに形成された熱影響部4の長さは80 μ mであった（図1（a））。次にキャピラリー7を下降させボール3を半導体チップ1上の電極2に圧着して第1ボンディングを行った。該圧着ボール3' 外径は140 μ mであった（図1（b））。次にキャピラリー7を上昇させて、更にキャピラリー7の中心が圧着ボールの端部の上に来る様に外部リード6側に横移動し、キャピラリー7 出口側のワイヤ長さが熱影響部4長さ+20 μ mである100 μ mとした。この時、キャピラリー7を左右に操作して、熱影響部4が圧着ボール3' の上面に圧着されるようにした（図2（a）～（b））。その位置でキャピラリー7を下降させ、熱影響部4を含むワイヤ5側面を圧着ボール3' の上に圧着して第2ボンディングを行った。熱影響部4はキャピラリー7によって圧着ボール3' の上に圧着された（図2（c）図）。次に

5

キャピラリー7を横移動し、リード6の所定の位置にワイヤ5の側面を圧着して第3ボンディングを行った。この時、ワイヤ5は低く配線してループ高さ H_1 は $50\mu\text{m}$ であり、熱影響部4高さより大幅に低く配線出来た。更にワイヤ7を第3ボンディング箇所にて切断して配線を完了した(図3)。

【0015】このボンディング方法により、半導体チップ1上では圧着ボール3'の上にワイヤ5の側面を圧着するため、キャピラリー7下端で半導体チップ1上の絶縁膜を破壊することなくボンディングが出来た。一方、図5に示す従来のボールボンディング方式では、配線高さ H は熱影響部4高さ+ $50\mu\text{m}$ 程度であった。また、図4に示す半導体チップ1の電極2上にワイヤ5の側面を圧着する方式では、キャピラリー7下端が半導体チップ1に近づき過ぎて半導体チップ1上の絶縁膜を破壊するという不具合が生じた。

【0016】

【発明の効果】以上説明したように本発明は、半導体チップと外部リードとをワイヤボンディングする際、ワイヤ先端に形成したボールを半導体チップ上の電極に圧着する第1ボンディングと、前記ボール形成により生じた熱影響部を含むワイヤの側面を圧着ボールの上に圧着する第2ボンディングと、該第2ボンディング点から離れた位置のワイヤ側面を外部リード上に圧着する第3ボンディングを含む新規なワイヤボンディング方法としたので、半導体チップ上の絶縁膜を破壊することなく、ワイ*

6

＊ヤを低く配線することが出来るボールボンディングによるワイヤボンディング方法を提供することが出来る。従って本発明は、簡単な装置によって高速で量産出来るボールボンディングを採用しながら、最近の半導体装置の薄肉化への対応及び多ピン化に伴い長ループになっても樹脂モールドの際のワイヤ流れの抑制への対応としてループ高さを低くしてループを形成することが要求される半導体チップのワイヤボンディング方法として極めて有用である。

10 【図面の簡単な説明】

【図1】本発明方法の第1ボンディングを示す模式図。

【図2】本発明方法の第2ボンディングを示す模式図。

【図3】本発明方法によるワイヤボンディング完了時を示す模式図。

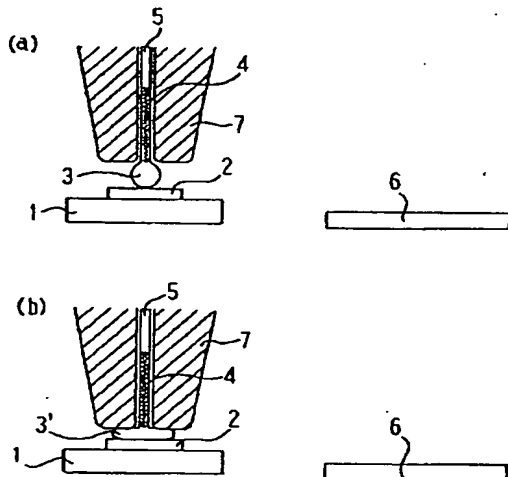
【図4】ループ高さを低くしてループを形成する従来のボンディング方法を示す模式図。

【図5】従来の一般的なボールボンディング方法を説明する模式図。

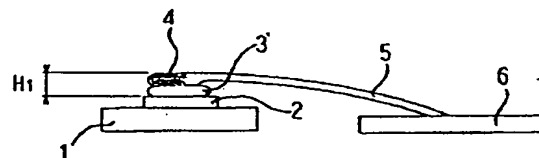
【符号の説明】

- 20 1：半導体チップ
2：電極
3：ボール
4：熱影響部
5：ワイヤ
6：外部リード
7：キャピラリー

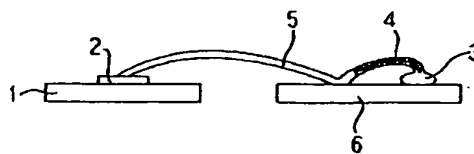
【図1】



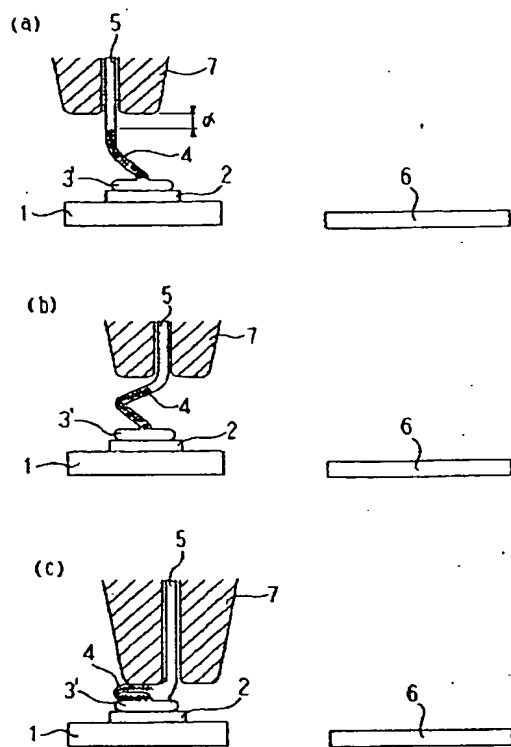
【図3】



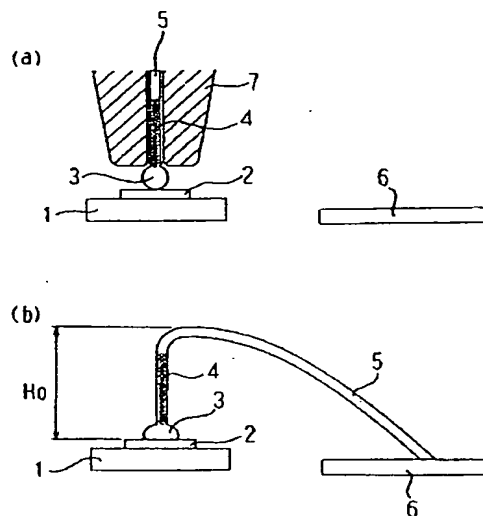
【図4】



【図2】



【図5】



*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

Bibliography

- (19) [Publication country] Japan Patent Office (JP)
- (12) [Kind of official gazette] Open patent official report (A)
- (11) [Publication No.] JP,9-51011,A
- (43) [Date of Publication] February 18, Heisei 9 (1997)
- (54) [Title of the Invention] The wirebonding approach of a semiconductor chip
- (51) [International Patent Classification (6th Edition)]

H01L 21/60 301

[FI]

H01L 21/60 301 D C1

[Request for Examination] Un-asking.

[The number of claims] 1

[Mode of Application] OL

[Number of Pages] 5

(21) [Application number] Japanese Patent Application No. 7-204303

(22) [Filing date] August 10, Heisei 7 (1995)

(71) [Applicant]

[Identification Number] 000217332

[Name] Tanaka electronic industry incorporated company

[Address] 2-6-6, Nihombashi Kayaba-cho, Chuo-ku, Tokyo

(72) [Inventor(s)]

[Name] Hanada Shin-ichi

[Address] 8-5-1, Shimo-renjaku, Mitaka-shi, Tokyo Inside of Tanaka electronic industry
Mitaka Works

(72) [Inventor(s)]

[Name] Mukoyama Koichiro

[Address] 8-5-1, Shimo-renjaku, Mitaka-shi, Tokyo Inside of Tanaka electronic industry
Mitaka Works

(74) [Attorney]

[Patent Attorney]

[Name] Hayakawa ** name

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

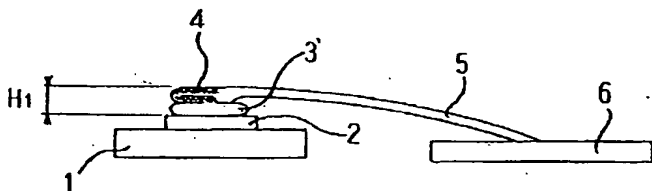
Epitome

(57) [Abstract]

[Technical problem] Even if it adopts the ball bonding which can be mass-produced with easy equipment at high speed and becomes a long loop formation with the thinning of a semiconductor device, and the formation of many pins, the wirebonding approach of the semiconductor chip which can make loop-formation height low and can form a loop formation is offered as correspondence to control of the wire deformation in the case of resin mold.

[Means for Solution] The ball formed at the tip of a wire is stuck to the electrode 2 on a semiconductor chip 1 by pressure (the 1st bonding), the side face of the wire 5 containing the heat affected zone 4 produced by said ball formation next is stuck by pressure on sticking-by-pressure ball 3' (the 2nd bonding), and wire 5 side face of a location further distant from this 2nd bonding point is stuck by pressure on the external lead 6 (the 3rd BONDIGU).

[Translation done.]



[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The wirebonding approach of the semiconductor chip characterized by to be included the 1st bonding which faces carrying out wirebonding of a semiconductor chip and the external lead, forms a ball at the tip of a wire, and sticks this ball to the electrode on a semiconductor chip by pressure, the 2nd bonding which stick by pressure the side face of the wire containing the heat affected zone produced by said ball formation on a sticking-by-pressure ball, and the 3rd BONDIGU which stick the wire side face of a location distant from this 2nd bonding point by pressure on an external lead.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the wirebonding approach suitable for thin shape-ization of a semiconductor device which can wire low in detail about the approach of

carrying out wirebonding of a semiconductor chip and the external lead.

[0002]

[Description of the Prior Art] As an approach of connecting the electrode of a semiconductor chip, and an external lead, the wirebonding approach which generally connects with a metal thin line (wire) with a diameter of 0.01-0.1mm is used. After said wirebonding approach carries out the 1st bonding for the tip of a metal thin line to the electrode of a semiconductor chip and wires this metal thin line in the shape of a loop formation, it carries out the 2nd bonding on an external lead. as the approach which the ball bonding approach which forms a ball at the tip of a wire can mass-produce with easy equipment as this kind of the wirebonding approach -- current -- it is adopted widely.

[0003] Drawing 5 (a) and (b) are the mimetic diagrams explaining the conventional ball bonding approach. (a) Drawing shows the condition of the 1st bonding and the (b) Fig. shows the condition after the 2nd bonding completion respectively. This approach forms a ball 3 at the tip of the wire 5 which let the main hole of a capillary tube 7 pass first. Next, a capillary tube 7 is dropped, a ball 3 is stuck to the electrode 2 on a semiconductor chip 1 by pressure, and the 1st bonding is performed. Next, a capillary tube 7 is moved, wire 5 side face is stuck to the external lead 6 by pressure, and the 2nd bonding is performed. Furthermore, a wire 5 is cut in the 2nd bonding part, and wirebonding is completed. This approach is H0 in loop-formation height, while high-speed bonding is possible. There is a fault of becoming high. You rise straightly, without making it crooked as it is shown in drawing 5 (b), since it is easy to produce the breakage accident of a wire 5 while an activity will become unstable, if this heat affected zone 4 is made crooked, you make it crooked in the part which has not received the thermal effect by a heat affected zone 4 generating this reason into the ball 3 right above part of a wire 5 at the time of ball formation, and a loop formation is formed. For this reason, loop-formation height is H0. It becomes and predetermined height arises.

[0004] On the other hand, even if it becomes a long loop formation with the latest correspondence to thinning and the latest formation of many pins of a semiconductor device, it is required as correspondence to control of the wire deformation in the case of resin mold that H0 should be made low in loop-formation height, and a loop formation should be formed. Since it corresponds to this, high grade gold is made to contain the trace element of 1 to 100 weight ppm extent, and said demand is supported. For example, making elements, such as Y, calcium, and Ce, contain is proposed by JP,2-219250,A. However, since it is a thing corresponding to [make low the height of said heat affected zone 4, and] said demand, this approach is H0 in loop-formation height. There is a limitation also in reduction.

[0005] Moreover, as shown in JP,4-255237,A at drawing 4 , the approach of making loop-formation height low and forming a loop formation is proposed. According to this approach, a ball 3 is first stuck to the external lead 6 by pressure, and the 1st bonding is performed, and subsequently to the external lead 6 top near the semiconductor chip 1 approach, from

the 1st bonding part, the side face of a wire 5 is stuck by pressure, and it takes the 2nd bonding. Next, the side face of a wire 5 is stuck to the electrode 2 of a semiconductor chip 1 by pressure, and it takes the 3rd bonding for it. Furthermore, it is the approach of cutting a wire 5 in the 3rd bonding part, and completing wiring. However, this approach has the two following faults.

[0006] First, since the approach of sticking a wire 5 to the electrode 2 of a semiconductor chip 1 by pressure is the activity which sticks the side face of a wire 5 by pressure directly, becoming easy to destroy the insulating coat of the front face of a semiconductor chip 1 etc. compared with the approach of sticking the conventional ball by pressure is mentioned.

This reason is because a capillary tube 7 falls too much to near the front face of a semiconductor chip 1. That is, conventionally, since it is the approach this approach sticks wire 5 side face by pressure directly to being the approach of sticking the ball 3 of an about 2.5 times [of wire 5 diameter] diameter by pressure by the capillary tube 7 as shown in drawing 5 (a), a capillary tube 7 falls too much downward, and comes to destroy the above-mentioned insulating coat etc. Moreover, in the 2nd bonding, as shown in drawing 4, it is difficult to make a heat affected zone 4 crooked almost evenly. to some extent [this reason has the bad property top flexibility of a heat affected zone 4, and] -- it starts, the section is made and there is a limitation in reduction of loop-formation height too.

[0007] On the other hand, the different wedge-bonding approach from the ball BONDINKU approach is learned from the former as an approach of making loop-formation height low and forming a loop formation. However, in addition to equipment becoming complicated, this approach has the fault that a bonding rate is slow, in order to correspond to many pin-ization, since it is the approach of carrying out bonding only to an one direction.

[0008]

[Problem(s) to be Solved by the Invention] When this invention is accomplished in view of a situation conventionally which was mentioned above and the electrode of semiconductor chips, such as IC chip, and an external lead are wired by the bonding wire, Even if it adopts the ball bonding approach which can be mass-produced with easy equipment and becomes a long loop formation with the latest correspondence to thinning and the latest formation of many pins of a semiconductor device, as correspondence to control of the wire deformation in the case of resin mold It aims at offering the wirebonding approach of the semiconductor chip which can make loop-formation height low and can form a loop formation.

[0009]

[Means for Solving the Problem] this invention person etc. resulted that low wiring of very flat loop-formation height could be carried out also in the ball bonding approach in a header and this invention by sticking by pressure the heat affected zone of the wire generated at the time of ball formation in a capillary tube on the sticking-by-pressure ball formed by the 1st bonding, as a result of inquiring wholeheartedly. The place made into the summary is as follows. Namely, this invention is faced carrying out wirebonding of a semiconductor chip and the external lead. The 1st bonding which forms a ball at the tip of a wire and sticks this

ball to the electrode surface on a semiconductor chip by pressure, The 2nd bonding which sticks by pressure the side face of the wire containing the heat affected zone produced by said ball formation on the sticking-by-pressure ball formed by the 1st bonding, It is the wirebonding approach of the semiconductor chip characterized by including the 3rd BONDIGU which sticks the wire side face of a location distant from this 2nd bonding point by pressure on an external lead. It is desirable that (wiring height) is 30-150 micrometers in said loop-formation height which carried out wirebonding.

[0010]

[Embodiment of the Invention] The wirebonding approach of a semiconductor chip based on this invention is explained with reference to drawing 1 which is the mimetic diagram of this invention - drawing 3 . In drawing 1 , drawing 2 shows the condition of the 2nd bonding and drawing 3 shows the condition at the time of wirebonding completion for the condition of the 1st bonding, respectively. Wires with a diameter of 10-100 micrometers with which it is usually used, such as gold with which the wire used for this invention contains an alloy, and copper, are used. Hereafter, the outline of this invention wirebonding approach is described.

[0011] [The 1st bonding / drawing 1] First, as shown in the (a) Fig., it discharges, the tip of the wire 5 which let the main hole of a capillary tube 7 pass is fused, and a ball 3 is formed. At this time, a wire 5 root part can do the field which crystal grain made big and rough in response to the effect of heat. This field is displayed as a heat affected zone 4. Said heat affected zone 4 is about 80-240 micrometers in die length corresponding to an alloy presentation. For this reason, by the conventional bonding approach, straight starting ***** is carried out as above-mentioned, without making a heat affected zone 4 crooked as it indicates drawing 5 (b) that breakage accident of a wire 5 is not produced. For this reason, loop-formation height is the bonding approach which sticks this heat affected zone 4 by pressure like the after-mentioned in this invention, and makes loop-formation height low to becoming high with heat affected zone 4 height of about +50 micrometers in the former. Next, as shown in the (b) Fig., a capillary 7 is dropped, a ball 3 is stuck to the electrode 2 on a semiconductor chip 1 by pressure, and the 1st bonding is performed. As for this sticking-by-pressure ball 3' outer diameter, it is desirable to make it about 6 to 7 times of a wire diameter.

[0012] [The 2nd bonding / drawing 2] Horizontal migration is carried out at the external lead 6 side so that the core may come on the edge of sticking-by-pressure ball 3' after raising a capillary tube 7 and operating a capillary tube 7 right and left subsequently, still as shown in a (a) Fig. - (b) Fig. The wire die length which projects from capillary tube 7 outlet side drops a capillary tube 7 in the location, as heat affected zone 4 die-length + α phamum, as shown in the (c) Fig., it sticks wire 5 side face by pressure on sticking-by-pressure ball 3', and the 2nd bonding is performed. At this time, said heat affected zone 4 is folded in half by the capillary tube 7, and is stuck by pressure on sticking-by-pressure ball 3'. It is desirable to consider as the range of 10-30 micrometers as said die length α phamum. In addition, it is

required to stick by pressure the upright heat affected zone 4 shown in drawing 1 (b) in this invention on sticking-by-pressure ball 3'. Therefore, the sticking-by-pressure conditions of a heat affected zone 4 may be multiplex chip boxes other than double fold. Moreover, a part of heat affected zone 4 stuck by pressure may be in the condition overflowing from the base of sticking-by-pressure ball 3' and a capillary tube 7.

[0013] [The 3rd bonding / drawing 3] Horizontal migration of the capillary tube 7 is carried out further, the side face of a wire 5 is stuck to the position of lead 6 by pressure, and the 3rd bonding is performed. Under the present circumstances, since a heat affected zone 4 does not exist, a wire 5 can wire low. Furthermore, a wire 7 is cut in the 3rd bonding part, and wiring is completed. It is H1 in low fixed loop-formation height, without being influenced by the usual heat affected zone 4 die length in this invention. It can wire. It is H1 in the loop-formation height as used in the field of this invention. It is the height from electrode 2 top face to loop-formation upper limit.

[0014]

[Example] Based on this invention, a detailed example is explained [rather than] with reference to drawing 1 - drawing 3 . In drawing 1 , drawing 2 shows the condition of the 2nd bonding and drawing 3 shows the condition at the time of wirebonding completion for the condition of the 1st bonding, respectively as it is the above-mentioned. As a wire 5, the gold alloy line with a diameter of 25 micrometers which annealed after performing wire drawing to the gold alloy ingot which made 5 Ns (99.999wt%) high grade gold contain the calcium 20 weight ppm was prepared first. Subsequently, with the discharge device which omitted illustration, it heated, the tip of said wire 5 which let the main hole of a capillary tube 7 pass was fused, and the ball 3 was formed. At this time, the die length of the heat affected zone 4 formed in the wire was 80 micrometers (drawing 1 (a)). Next, the capillary tube 7 was dropped, the ball 3 was stuck to the electrode 2 on a semiconductor chip 1 by pressure, and the 1st bonding was performed. This sticking-by-pressure ball 3' outer diameter was 140 micrometers (drawing 1 (b)). Next, the capillary tube 7 was raised, horizontal migration was carried out at the external lead 6 side so that the core of a capillary tube 7 might come on the edge of a sticking-by-pressure ball further, and it could be 100 micrometers whose wire die length of capillary tube 7 outlet side is heat affected zone 4 die length of +20 micrometers. At this time, a capillary tube 7 is operated right and left, and the heat affected zone 4 was made to be stuck to the top face of sticking-by-pressure ball 3' by pressure (drawing 2 (a) - (b)). The capillary tube 7 was dropped in the location, wire 5 side face containing a heat affected zone 4 was stuck by pressure on sticking-by-pressure ball 3', and the 2nd bonding was performed. The heat affected zone 4 was stuck by the capillary tube 7 by pressure on sticking-by-pressure ball 3' (drawing 2 (c) Fig.). Next, horizontal migration of the capillary tube 7 was carried out, the side face of a wire 5 was stuck to the position of lead 6 by pressure, and the 3rd bonding was performed. At this time, a wire 5 wires low and is H1 in loop-formation height. It is 50 micrometers and has wired low sharply from heat affected zone 4 height. Furthermore, the wire 7 was cut in the 3rd bonding part,

and wiring was completed (drawing 3).

[0015] By this bonding approach, on the semiconductor chip 1, since the side face of a wire 5 was stuck by pressure on sticking-by-pressure ball 3', bonding was completed, without destroying the insulator layer on a semiconductor chip 1 in capillary tube 7 lower limit. On the other hand, with the conventional ball bonding method shown in drawing 5 , it is the wiring height H0. It was about +50 micrometers in heat affected zone 4 height. Moreover, by the method which sticks the side face of a wire 5 by pressure on the electrode 2 of the semiconductor chip 1 shown in drawing 4 , the fault that capillary tube 7 lower limit approached a semiconductor chip 1 too much, and destroyed the insulator layer on a semiconductor chip 1 arose.

[0016]

[Effect of the Invention] The 1st bonding which sticks by pressure the ball formed at the tip of a wire to the electrode on a semiconductor chip in case this invention carries out wirebonding of a semiconductor chip and the external lead, as explained above, The 2nd bonding which sticks by pressure the side face of the wire containing the heat affected zone produced by said ball formation on a sticking-by-pressure ball, Since it considered as the new wirebonding approach containing the 3rd BONDIGU which sticks the wire side face of a location distant from this 2nd bonding point by pressure on an external lead The wirebonding approach by the ball bonding which can wire a wire low can be offered without destroying the insulator layer on a semiconductor chip. Therefore, even if this invention becomes a long loop formation with the latest correspondence to thinning and the latest formation of many pins of a semiconductor device, it is very useful [adopting the ball bonding which can be mass-produced with easy equipment at high speed,] to make loop-formation height low as correspondence to control of the wire deformation in the case of resin mold, and to form a loop formation as the wirebonding approach of a semiconductor chip demanded.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The mimetic diagram showing the 1st bonding of this invention approach.

[Drawing 2] The mimetic diagram showing the 2nd bonding of this invention approach.

[Drawing 3] The mimetic diagram showing the time of the wirebonding completion by this invention approach.

[Drawing 4] The mimetic diagram showing the conventional bonding approach which makes loop-formation height low and forms a loop formation.

[Drawing 5] The mimetic diagram explaining the conventional general ball bonding approach.

[Description of Notations]

- 1: Semiconductor chip
- 2: Electrode
- 3: Ball
- 4: Heat affected zone
- 5: Wire
- 6: External lead
- 7: Capillary tube

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

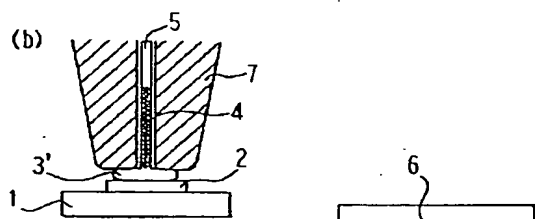
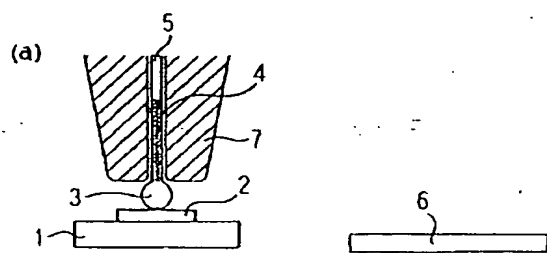
1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

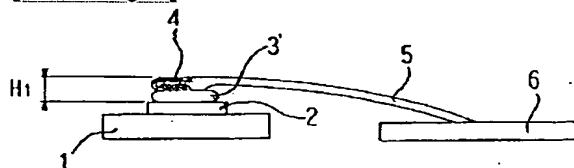
3. In the drawings, any words are not translated.

DRAWINGS

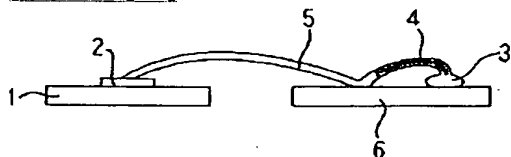
[Drawing 1]



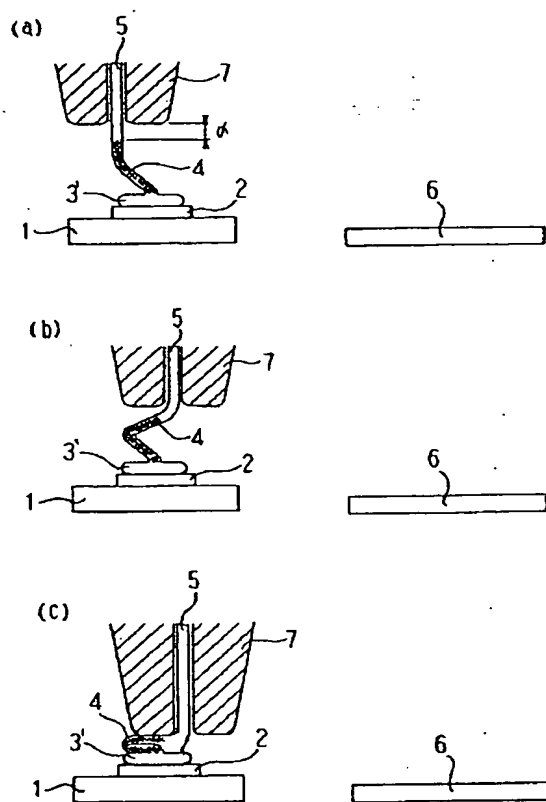
[Drawing 3]



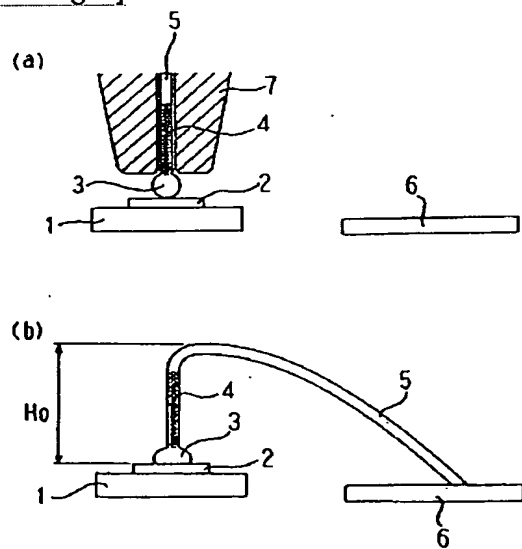
[Drawing 4]



[Drawing 2]



[Drawing 5]



[Translation done.]